

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

English Translation of Japanese Patent Laid-Open 3-280420

Published: December 11, 1991

Inventor(s): Takeshi Saito

Translated: June 30, 1998

JAPAN PATENT OFFICE (JP)

PATENT APPLICATION PUBLICATION

PATENT PUBLICATION OFFICIAL REPORT(A)

Hei 3-280420

Int. Cl. 5

H 01 L, G 02 F, H 01 L, 21/208, 1/136, 21/20, 29/784

IDENTIFICATION NUMBER: 500

IN-OFFICE SERIAL NUMBER: 7630-4M, 9018-2K, 7739-4M

PUBLICATION: December 11, 1991

9056-4M, H 01 L, 29/78, 311F

THE NUMBER OF CLAIMS: 2

INSPECTION CLAIM, NOT CLAIMED

(total 6 pages)

---

Title of the Invention: Manufacturing method of semiconductor thin film

Application No.: Hei 2-81625

Filed: March 29, 1990

Inventor(s)

Address: 3-31-1, Yushima, Bunkyo-ku, Tokyo

Kabushiki Kaisya GTC

Name: Takeshi Saito

Applicant

Name: Kabushiki Kaisya GTC

Address: 3-31-1, Yushima, Bunkyo-ku, Tokyo

Attorney: Patent attorney, Masashi Shiga (and two)

---

## SPECIFICATION

### 1. Title of the Invention

Manufacturing method of semiconductor thin film

### 2. Scope of Claims for Patent

1. A method of manufacturing a semiconductor thin film comprising the steps of:

forming a silicon thin film layer on a glass substrate;

coating said silicon thin film layer with a paste, which is formed by dispersing tin fine particles into organic solvent;

cooling down slowly after heating the glass substrate at 232°C.

2. The method of claim 1 further comprising the step of coating the silicon thin film layer in a matrix form with a paste, which is formed by dispersing tin fine particles into organic solvent.

3. Detailed Description of the Invention

#### [FIELD OF THE INDUSTRIAL APPLICATION]

The present invention relates to a method of manufacturing a semiconductor thin film, and in more detail, to a method of forming a polysilicon thin film on a glass substrate having large area.

#### [PRIOR ART AND PROBLEMS]

As a driving method of display devices such as a liquid crystal display, there are several kinds of method, and in particular, a matrix system has been noted in recent years since it is possible to realize high quality image and large display capacitance.

According to the system, a semiconductor thin film is formed on a transparent glass substrate. In the semiconductor thin film, a substrate having switching elements such as a thin film diode or a thin film transistor arranged in a matrix form. By using the switching elements, a liquid crystal cell so as to form each pixel is directly driven.

Fig. 9 shows an equivalent circuit of a matrix driving type liquid crystal display in which a thin film transistor 10 is used as switching elements. In Fig. 9, reference numeral 11 is a scanning line, 12 is a signal line, and 13 is a liquid crystal cell. Then, the thin film transistor 10 as switching elements and the liquid crystal cell 13, which are connected each other, are arranged in a portion divided by each scanning line 11 and signal line 12, thereby forming one pixel of a liquid crystal display.

Such an equivalent circuit of a liquid crystal display is formed in a semiconductor thin film, which is formed on a transparent glass substrate. As a material of the semiconductor thin film, a hydrogenated

amorphous silicon thin film, which is formed by a plasma CVD method, is mainly utilized. This is because that it is possible to form an amorphous silicon thin film having large area at low temperature of glass softening point or less by using the plasma CVD so as to make it a substrate of a liquid crystal display wherein the size of diagonal is about several inches, the scanning line 11 and the signal line 12 are several hundreds, respectively, and the number of all the pixels is about several hundred thousands.

By the way, in recent years, requirement of a display having large area is more and more increasing. It is necessary to form a thin film transistor 10 with high switching speed in a semiconductor thin film having large carrier mobility in order to manufacture a liquid crystal display having large area wherein the scanning line 11 and signal line 12 are one thousand or more, respectively, and the number of all the pixels is several millions or more.

However, the above mentioned hydrogenated amorphous silicon thin film has a small carrier mobility of  $1\text{cm}^2/\text{vs}$  at most, so that there is a limit of improvement in switching speed. Accordingly, it is proposed to use a polysilicon thin film having larger carrier mobility.

The polysilicon thin film can be formed by an LPCVD (Low Pressure Chemical Vapor Deposition) method or a laser annealing method.

In the LPCVD method, a polysilicon thin film is directly deposited on a heated glass substrate by using silane gas as a material. According to the LPCVD method, however, crystal grains of the polysilicon thin film cannot be sufficiently grown because it is impossible to raise the temperature of thin film formation higher than a glass softening point. The carrier mobility of a semiconductor thin film depends on the size of crystal grain diameter and the crystallinity thereof, so that there is a limit to the carrier mobility of the polysilicon thin film formed by the LPCVD method, which is about ten times as high as that of an amorphous thin film.

On the other hand, in the laser annealing method, a semiconductor thin film is formed on a glass substrate beforehand, followed by irradiating with laser light to melt-recrystallize, so that it is possible to sufficiently grow the crystal grain having good crystallinity. Because of this, the carrier mobility can be  $100\text{cm}^2/\text{vs}$  or more and device having enough switching speed for driving liquid crystal display, wherein the number of pixels reaches to several millions, can be formed. In the laser annealing method, however, it takes a lot of time to treat a substrate having several millions of pixels even if processing time per pixel is one second because laser light is irradiated corresponding to each pixel. As a result, there arises a problem that the laser annealing method is not suitable for mass production.

In view of the foregoing problems, the present invention has been made. It is an object of the invention to provide a method of forming a polysilicon thin film having large crystal grain diameter and excellent crystallinity on a glass substrate having large area in a matrix form in order to realize high through put.

[MEANS TO SOLVE THE PROBLEMS]

In the manufacturing method of a semiconductor thin film according to claim 1 in the present invention, means to solve the problems comprises the steps of; forming a silicon thin film layer on a glass substrate; coating the silicon thin film with a paste, which is formed by dispersing tin fine particles into an organic solvent; and slowly cooling down the glass substrate after heating up to a temperature of  $232^\circ\text{C}$  or higher. Further, in the manufacturing method according to claim 2 in the present invention, means to solve the problems comprises that paste, which is formed by dispersing tin fine particles into an organic solvent, is coated on a silicon thin film layer in a matrix form.

[OPERATION]

After the silicon thin film is coated with a paste, which is formed by dispersing tin into an organic solvent, a melting layer of a binary

alloy between silicon and tin can be formed in the coated portion by heating. Subsequently, when it slowly cooled down, it is possible to make silicon crystal grow from the surface of the melting layer to the side of the glass substrate. This is because cooling of the melting layer side, which has larger thermal conductivity than the glass substrate, is firstly conducted.

This invention will be explained in more detail below.

The manufacturing method of a semiconductor thin film according to the invention comprises the steps of; (1) forming a silicon thin film on a glass substrate; (2) coating the silicon thin film with a paste; (3) heating the substrate which is coated with the paste; and (4) cooling the heated substrate.

The present invention will be explained below in order of process.

Fig. 1 and Fig. 5 show a method of manufacturing according to the present invention in order of process.

#### 1. Process of forming a substrate

Initially, as shown in Fig. 1, a glass substrate 1 having smooth surface is prepared. The glass substrate 1 is washed by detergent and acid solution in order to clean the surface.

Then, as shows in Fig. 2, a silicon thin film layer 2 is formed at a thickness of 1 to 2  $\mu\text{m}$  on the glass substrate 1. The silicon thin film layer 2 may be either an amorphous silicon thin film or a polysilicon thin film. Such a silicon thin film layer 2 can be formed by known methods such as a plasma CVD or an LPCVD method.

#### 2. Coating process

Then, as shown in Fig. 3, a tin coated layer 3 is deposited on the silicon thin film layer 2 in a matrix form.

In order to form such a tin coated layer 3, it can be suitable method that a paste, which is formed by dispersing tin fine particles having a grain diameter of  $1\mu\text{m}$  or less into organic solvent such as polyvinyl alcohol, is applied by using several kinds of printing methods such as a relief-printing method, an intaglio-printing method, and a

screen process printing method. The printing method and the coating condition can be properly selected depending on a controllability of the thickness of paste, a pattern formation ability which corresponds to each matrix, a controllability of the position of coated region over a large area substrate, or the like. Also, the pattern and the pitch of the tin coated layer 3 are necessary to be decided in order that tin coated layers 3 and 3, which are adjacent to each other, may not be in contact with each other because the tin coated layer 3 is expanded in the case of melting.

According to the example shown in Fig. 3, it should be noted that the tin coated layer 3 is coated on the silicon thin film layer 2 in a matrix form, however the manufacturing method of the present invention is not limited to this example. In other words, the tin coated layer 3 may be formed on the entire surface of the silicon thin film layer 2.

### 3. Heating process

Then, a glass substrate 1 on which the tin coated layer 3 is heat-treated. This process is conducted to heat the silicon thin film 2 and the tin coated layer 3 to form a melting layer 4 of a binary alloy between silicon and tin. This process can be conducted after a cooling process 4 described below in series, for example, in an electric furnace which is kept in an inert atmosphere such as nitrogen.

In the case of using an electric furnace, an example of temperature condition between heating and cooling is shown in Fig. 6. The temperature increase is performed by at about  $+10^{\circ}\text{C}$  per minute slow enough to avoid thermal deformation of the glass substrate 1 to a temperature higher than temperature T where the binary alloy between silicon and tin melts. This temperature T can be determined with reference to the Fig. 7.

Fig. 7 shows a schematic view of a binary alloy between silicon (Si) and tin (Sn). As is apparent from the Fig. 7, in a binary alloy melting liquid which is rich in tin, solid phase of silicon, that is, crystal is deposited at a temperature of  $230^{\circ}\text{C}$ , so that the temperature is



increased from minimum of  $232^{\circ}\text{C}$  to maximum less than softening point of glass in this heating process.

When the glass substrate 1 is kept at the temperature of  $T$  or higher for a couple of minutes, a silicon thin film 2 and a tin coated layer 3 which is formed on the silicon thin film 2 are melted to form a melting layer 4 in a matrix form as shown in Fig. 4.

It should be noted the melting layer 4 is formed by melting not only a portion of the silicon thin film 2 just below the tin coated layer 3 but also a peripheral portion of the silicon thin film 2 around the tin coated layer 3. Accordingly, the area of the melting layer 4 is larger than that of tin coated layer 3.

#### 4. Cooling process

Then, the glass substrate 1 on which the melting layer 4 is formed is slowly cooled down. The temperature is also slowly decreased by about  $-10^{\circ}\text{C}$  per minute as the same way that the temperature is increased. Since the thermal conductivity of the alloy between silicon and tin is larger than that of glass, temperature distribution occurs from the surface of the melting layer 4 toward the side of the glass substrate 1. Firstly, crystal of silicon is segregated from the surface of the melting layer 4. Then, the crystal of silicon is grown toward the side of the glass substrate 1 while cooling down, and hence a polysilicon thin film 5 is formed in the silicon thin film 2 in a matrix form as shown in Fig. 5.

The polysilicon thin film 5 formed in this way is grown using the crystal, segregated on the surface of the melting layer 4, as a nucleus, so that it has large crystal grain diameter of about  $10\mu\text{m}$  and also has excellent crystallinity. As a result, the number of grain boundaries in each matrix is around several, so that it is possible to obtain a polysilicon thin film having the same carrier mobility with the polysilicon thin film formed by laser annealing or larger carrier mobility than the polysilicon thin film formed by laser annealing.

According to the manufacturing method of the invention, the polysilicon thin film layer 5 is formed by depositing crystal of silicon

from the melting layer 4 of the alloy between silicon and tin. The crystal grain of silicon is grown from the side of the surface of the melting layer 4, so that tin is included in the surface of the polysilicon thin film layer 5 at several ppm or lower and the concentration of silicon is approximately 100%. Also, since tin is included in IVb group element as the same with silicon, it is inactive in view of electricity if it contaminated into silicon. When tin is contained in the portion of the side of the glass substrate 1 in the polysilicon thin film layer 5, the characteristic of semiconductor is not affected at all.

In addition, in an interface between the polysilicon thin film layer 5 and the glass substrate 1, the concentration of the tin is rapidly increased and on the contrary, the concentration of silicon is several % or lower. Therefore, for example, if a coplanar type thin film transistor is structured by using the polysilicon thin film layer 5, the surface of the polysilicon thin film layer 5 becomes a channel layer in which carrier moves so that the thin film transistor having an ideal structure can be obtained.

Further, according to the manufacturing method of the present invention, the tin coated layer 3 is formed on the silicon thin film layer 2 at one time by printing method. Therefore, in the case of using the glass substrate 1 having a large area, it is possible to shorten the time which is required to print per a glass substrate to several minutes and hence, through put can be improved. Further, in the heating process and the cooling process, it is possible to treat a lot of the glass substrate 1 at the same time, thereby further improving in through put, that is, mass production.

In particular, according to the manufacturing method in claim 2 of the present invention, the tin coated layer 3 is formed on a fine region in a matrix form. Therefore, when the crystal of silicon is grown from the melting layer 4, it is possible to reduce the contact between each of crystal grains and to make crystal grain diameter grow in the size of approximately same with fine region in a matrix form. As a result, the

switching speed can be improved.

#### [EMBODIMENT]

A glass substrate in a rectangle form is prepared at a size of 600mm x 1000mm and the surface thereof is washed by detergent and acid solution in order to clean the surface. As shown in Fig. 2, on the one surface of the glass substrate is formed an amorphous silicon thin film at a thickness of 1 to 2 $\mu$ m by plasma CVD. It should be noted that silane gas is used as a material in the embodiment and the glass substrate is heated at 250°C. Then, said amorphous silicon thin film is coated with a paste, which is formed by dispersing tin fine particles having grain diameter of 1 $\mu$ m or less into polyvinyl alcohol, by an intaglio-printing method so as to form a tin coated layer in a matrix form at a thickness of 2 to 3 $\mu$ m as shown in Fig. 3. Each pattern of tin coated layers is in a square form having a size of 10 $\mu$ m x 10 $\mu$ m and the pitch between pattern and itself is 150 $\mu$ m in the horizontal direction and 450 $\mu$ m in the vertical direction. Also, the number of pattern is 6000 in the horizontal direction and 1000 in the vertical direction, which amounts to a total of 6 millions. It takes three minutes to print.

Next, a glass substrate in which the tin coated layer is formed is heated in an electric furnace, which is kept in a nitrogen atmosphere. It takes 30 minutes to heat up to 300°C, and the temperature of 300°C is kept for several minutes, followed by cooling down to the room temperature for 30 minutes. The amorphous silicon and tin are melted in this heating process and the area of a thin coated layer in a matrix form is increased to have the pattern of 20 $\mu$ m x 20 $\mu$ m, which is about four times as large as that in the coating process. According to this heating process, it is possible to conduct batch treatment of a lot of substrates, so that 50 glass substrates can be treated at one time, thereby improving in through put.

In order to examine crystal structure of the polysilicon thin film formed in this way, the surface of the polysilicon thin film layer is

etched with dilute hydrofluoric acid aqueous solution, followed by examining it with a differential interference microscope. Although the crystal grain of the polysilicon thin film formed by an LPCVD method is generally small of  $1\mu\text{m}$  or less, the crystal grain obtained by the manufacturing method of the present invention, is larger, that is  $10\mu\text{m}$  or more. In other words, in the pattern having the size of  $20\mu\text{m} \times 20\mu\text{m}$  in a matrix form, the number of grain boundaries is several or less. Also, the composition of the polysilicon thin film is examined with an ion micro analyzer (IMS) taken along the direction of thickness. As a result, silicon is included in the surface of the thin film at about 100% and tin is included at several ppm or less. Moreover, when dispersion in the number of grain boundaries between each of matrixes on the glass substrate, is examined, it is confirmed that the dispersion is twice or less in each of matrixes, which are separated by  $1000\text{mm}$  each other, so that an uniform thin film can be obtained even if it is large area substrate.

Then, the coplaner type electric field effect type thin film transistor as shown in Fig. 8 is formed on each polysilicon thin film which is formed in a matrix form in this way. This is formed by using usual manufacturing process of the thin film transistor. In Fig. 8, reference numeral 6 shows a source electrode, 7 shows a drain electrode, 8 shows a gate electrode, and 9 shows a gate insulating film, respectively. The channel length and channel width of the thin film transistor are  $5\mu\text{m}$  and  $10\mu\text{m}$ , respectively. The size of the thin film transistor is smaller than that of matrix pattern in the polysilicon thin film layer, which makes it possible that a thin film transistor is formed on each polysilicon thin film layer in the entire surface of the glass substrate.

When the carrier mobility of the polysilicon thin film layer is founded on the current and voltage characteristics of the thin film transistor which is formed in this way, the high value of about  $120\text{cm}^2/\text{vs}$  can be obtained. This value is as high as that of the thin film formed

by a laser annealing method. As a result, in the equivalent circuit as shown in Fig. 9, the liquid crystal display having large display capacitance wherein six million thin film transistors are comprised in total and high image quality, can be realized.

#### [THE EFFECT OF THE INVENTION]

As described above, according to the manufacturing method of the invention, crystal of the silicon is grown from melting liquid of the alloy between silicon and tin, so that the polysilicon thin film having large crystal grain diameter and good crystallinity. Therefore, it is possible to form a semiconductor thin film having a carrier mobility, which is enough for driving liquid crystal display having large area.

Also, according to the manufacturing method of this invention, it is possible to deal with substrates having large area for short time since the printing method is formed so as to form at one time. Further, a lot of glass substrates can be treated at one time by heating process, so that through put can be improved to enhance the mass production.

#### 4. Brief Description of the Drawings

Fig. 1 and Fig. 5 are schematic cross sectional views of the glass substrate in each process according to the manufacturing method of the present invention. Fig. 6 is a graph of the temperature condition concerning the heating or the cooling process according to the manufacturing method of the invention. Fig. 7 is a constitutional diagram of the binary alloy between silicon and tin. Fig. 8 is a schematic cross sectional view of the electric effect type thin film transistor according to the embodiment of this invention. Fig. 9 shows an equivalent circuit of the liquid crystal display.

- 1 ... glass substrate
  - 2 ... silicon thin film
  - 3 ... tin coated layer
  - 4 ... melting layer
  - 5 ... polysilicon thin film layer
- Applicant: Kabushiki Kaisya GTC

## ⑫ 公開特許公報(A)

平3-280420

⑤ Int. Cl.<sup>3</sup>

H 01 L 21/208  
G 02 F 1/136  
H 01 L 21/20  
29/784

識別記号

5 0 0

庁内整理番号

Z 7630-4M  
9018-2K  
7739-4M

⑬ 公開 平成3年(1991)12月11日

9056-4M H 01 L 29/78 3 1 1 F

審査請求 有 請求項の数 2 (全6頁)

⑭ 発明の名称 半導体薄膜の製造方法

⑮ 特 願 平2-81625

⑯ 出 願 平2(1990)3月29日

⑰ 発 明 者 齊 藤 毅 東京都文京区湯島3丁目31番1号 株式会社ジーティシー 内

⑱ 出 願 人 株式会社ジーティシー 東京都文京区湯島3丁目31番1号

⑲ 代 理 人 弁理士 志賀 正武 外2名

## 明 細 書

## 1. 発明の名称

半導体薄膜の製造方法

## 2. 特許請求の範囲

(1) ガラス基板上にシリコン薄膜層を形成し、スズ酸塩子を有機溶媒に分散させてなるペーストを上記シリコン薄膜層上に塗布した後、このガラス基板を232℃以上に加熱した後、徐冷することを特徴とする半導体薄膜の製造方法

(2) スズ酸塩子を有機溶媒に分散させてなるペーストをシリコン薄膜層上にマトリクス状に塗布することを特徴とする請求項1記載の半導体薄膜の製造方法

## 3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は半導体薄膜の製造方法、詳しくは大面積のガラス基板上にポリシリコンの結晶薄膜を形成する方法に関する。

〔従来技術とその課題〕

液晶ディスプレイ等の表示素子の駆動方法として種々のものがあるが、なかでもマトリクス方式は高画質化、大表示容量化が可能なることから近年、注目を集めている。

この方式は、透明なガラス基板上に半導体薄膜を形成し、この半導体薄膜中にマトリクス状に薄膜ダイオードや薄膜トランジスタ等のスイッチング素子を配列してなる基板を作成し、スイッチング素子によって各画素となる液晶セルを直接駆動するものである。

第9図は、スイッチング素子として薄膜トランジスタ10を用いたマトリクス駆動型液晶ディスプレイの等価回路を示したものである。第9図中、符号11…は走査線、符号12…は信号線、符号13…は液晶セルである。そして各走査線11と信号線12とによって区画された部分に、スイッチング素子としての薄膜トランジスタ10と、それに接続された液晶セル13とを、それぞれ配設して液晶ディスプレイの一画素が構成されている。

このような液晶ディスプレイの等価回路は、左

明なガラス基板上に形成された半導体薄膜上に形成される。この半導体薄膜の材料としては、プラズマCVD法による水素化アモルファスシリコン薄膜が主に用いられる。これはプラズマCVD法によれば、対角の大きさが数インチ程度で、走査線11および信号線12が各々数百本、全画素数が数十万個程度の液晶ディスプレイの基板となる大面積のアモルファスシリコン薄膜をガラスの軟化点以下の低温で形成が可能であるためである。

ところで近年、大画面のディスプレイへの要求が高まりつつあるが、走査線11と信号線12とが各々千本以上で全画素数が数百万個以上にも達する大画面の液晶ディスプレイを製造するには、キャリア移動度が大きな半導体薄膜中に、スイッチング速度の高い薄膜トランジスタ10を製造する必要がある。

ところが上記水素化アモルファスシリコン薄膜は、キャリア移動度が高々 $1\text{ cm}^2/\text{Vs}$ と小さいので、スイッチング速度の向上に限界がある。よってキャリア移動度がより大きなポリシリコン薄膜

プレートの駆動に十分なスイッチング速度の素子を形成できる。しかしながらこのレーザアニール法は、各画素に対応してレーザ光を照射するので、たとえ一画素あたりの処理時間が1秒だとしても数百万個の画素を有する基板を処理するには莫大な時間を要するので、量産に適さないという問題があった。

この発明は上記課題を解決するためになされたものであって、大面積のガラス基板上に結晶粒径が大きく、かつ結晶性の良好なポリシリコン薄膜をマトリクス状に高スループットで形成する方法を提供することを目的としている。

#### 【課題を解決するための手段】

この発明の請求項1記載の半導体薄膜の製造方法は、ガラス基板上にシリコン薄膜層を形成し、スズ微粒子を有機溶媒中に分散させたペーストを上記シリコン薄膜層上に塗布した後、このガラス基板を232度以上に加熱した後、冷却することを解決手段とし、さらにこの発明の請求項2記載の製造方法は、スズ微粒子を有機溶媒中に分散さ

を用いることが提案されている。

このポリシリコン薄膜は、LPCVD法(Low Pressure Chemical Vapor Deposition)やレーザアニール法によって形成できる。

LPCVD法は、シランガスを原料として形成されたガラス基板上に直接ポリシリコン薄膜を形成する方法である。ところが薄膜形成温度をガラスの軟化点以上にすることができないので、このLPCVD法ではポリシリコン薄膜の結晶粒を十分に成長させることができない。半導体薄膜のキャリア移動度は、結晶粒径の大きさとその結晶性に依存しているので、LPCVD法によるポリシリコン薄膜のキャリア移動度もアモルファス薄膜の10倍程度が限界であった。

一方、レーザアニール法は、ガラス基板上に予め形成された半導体薄膜にレーザ光を照射して熔融再結晶化させる方法であるため、結晶性の良い結晶粒を十分に成長させることができる。このためキャリア移動度を $100\text{ cm}^2/\text{Vs}$ 以上にすることができ、画素数が数百万個に達する液晶ディス

セとなるペーストをシリコン薄膜層上にマトリクス状に塗布することを解決手段とした。

#### 【作用】

スズを有機溶媒中に分散してなるペーストをシリコン薄膜層上に塗布した後、加熱すると、ペーストが塗布された部分においてシリコン—スズの二元合金の融液層が形成される。ついでこれを冷却すると、ガラス基板よりも熱伝導率の大きな融液層側から冷却されるので、融液層の表面からガラス基板側へ向ってシリコンの結晶を成長させることができる。

以下、この発明を詳細に説明する。

この発明の半導体薄膜の製造方法は、①ガラス基板上にシリコン薄膜を形成する基板形成工程と、②上記シリコン薄膜上にペーストを塗布する塗布工程と、③ペーストが塗布された基板を加熱する加熱工程と、④加熱された基板を冷却する冷却工程とからなるものである。

以下、工程順に説明する。

第1図ないし第5図は、この発明の製造方法を

工程順に示したものである。

#### ①基板形成工程

まず第1図に示したように、表面が平滑なガラス基板1を用意する。このガラス基板1を洗剤および水の混合液で順次洗浄して、表面を清浄にする。

ついでこのガラス基板1上に、第2図に示したように、シリコン薄膜層2を1~2 $\mu$ mの膜厚に形成する。このシリコン薄膜層2は、アモルファスシリコン薄膜とポリシリコン薄膜のいずれであっても良い。このようなシリコン薄膜層2はプラズマCVD法やLPCVD法等の公知手段によって形成することができる。

#### ②塗布工程

次に第3図に示したように、シリコン薄膜層2上にスズ塗布層3をマトリクス状に形成する。

このようなスズ塗布層3を形成するには、粒径1 $\mu$ m以下のスズ微粒子をポリビニルアルコール等の有機溶媒中に分散させてなるペーストを、凸版印刷法、凹版印刷法、スクリーン印刷法等の各

例えば塗布等の不活性雰囲気中に保たれた電気炉中にて行うことができる。

電気炉を用いた場合の加熱-冷却の温度条件の一例を第6図に示した。昇温はガラス基板1に熱歪が発生しないように-10℃/分程度の緩やかなものであって、シリコンとスズとの二元合金が融解する温度T以上に加熱する。この温度Tは第7図より求めることができる。

第7図は、シリコン(Si)とスズ(Sn)との二元合金の状態図である。第7図より明らかなように、スズリッチの二元合金融液においては、232℃でシリコンの固相となる珪晶が析出するので、この加熱工程における昇温下限は232℃以上、上限はガラスの軟化点未満とする。

そしてこの温度T以上の温度でガラス基板1を数分間保持すると、シリコン薄膜層2とその上に形成されたスズ塗布層3とが熔融して、第4図に示したようにマトリクス状の融液層4が形成される。

なお融液層4は、スズ塗布層3が形成された真下の部分のシリコン薄膜2のみならずスズ塗布層

印刷網版等によって塗布する方法を好適に用いることができる。印刷法と塗布条件とは、ペーストの厚さの制御性、各マトリクスに対応するパターン形成能力、大面積基板上的への塗布領域の位置制御性等によって適宜選択することができる。またスズ塗布層3のパターンおよびそのピッチは、スズ塗布層3が熔融した際に周囲に広がることを考慮して、隣接したスズ塗布層3、3が互いに接触しないように設定する必要がある。

なお第3図に示した例にあっては、スズ塗布層3を、シリコン薄膜層2上にマトリクス状に塗布したが、この発明の製造方法はこの例に限られるものではなく、シリコン薄膜層2の全面にスズ塗布層3を形成しても良い。

#### ③加熱工程

次にスズ塗布層3が形成されたガラス基板1に加熱処理を施す。この加熱工程は、シリコン薄膜層2とスズ塗布層3とを加熱して、シリコン-スズ二元合金の融液層4を形成するためのものである。この工程は後述する④冷却工程と連続してな

3の周囲のシリコン薄膜2を共に熔融して形成されるものである。その面積はスズ塗布層3のそれよりも大きくなる。

#### ④冷却工程

ついで融液層4が形成されたガラス基板1を冷却する。降温もまた、昇温時と同様に-10℃/分程度の緩やかなものとする。シリコン-スズ合金の熱膨張率はガラスのそれよりも大きいので、融液層4の表面からガラス基板1に向かって温度分布が生じ、まず最初に融液層4の表面からシリコンの結晶が析出する。そして冷却されるとともに、このシリコンの結晶がガラス基板1側へ向って成長するので、第5図に示したように、シリコン薄膜2中にマトリクス状にポリシリコン薄膜層5が形成される。

このようにして形成されたポリシリコン薄膜層5は、融液層4の表面に析出した結晶を核として成長させたものである。結晶粒径が10 $\mu$ m程度と大きく、かつ結晶性の良いものとなる。よって各マトリクスにおける結晶粒界の数が数工程



となり、レーザアニール法によって形成されたポリシリコン薄膜と同程度もしくはそれ以上のキャリア移動度を有するポリシリコン薄膜とすることができ、

この発明の製造方法では、シリコン—スズ合金の融液層4からシリコンの結晶を析出させてポリシリコン薄膜層5とするが、このシリコンの結晶粒は融液層4の表面側から成長するので、ポリシリコン薄膜層5の表面におけるスズの混入は数ppm以下でシリコン濃度はほぼ100%である。またスズはシリコンと同様にIV族元素であるので、シリコン中に混入しても電気的に不活性であり、ポリシリコン薄膜層5のガラス基板1側の部分にスズが混入していても、その半導体特性に全く影響を及ぼさない。

そしてポリシリコン薄膜層5とガラス基板1との界面では、スズ濃度が急激に増大し、逆にシリコン濃度は数%以下となる。よって、このポリシリコン薄膜層5を用いてたとえばコプラナー型薄膜トランジスタを構成すれば、ポリシリコン薄膜層5上を図ることができる。

#### 〔実施例〕

600mm×1000mmの矩形のガラス基板を用意し、洗剤および酸の水溶液で順次洗浄して、その表面を清浄にした。このガラス基板の片面上にプラズマCVD法によって第2図に示したように、アモルファスシリコン薄膜を膜厚1~2μmで形成した。なおこの際に原料としてはシランガスを用い、ガラス基板を250℃に加熱した。ついで上記アモルファスシリコン薄膜上に、凹版印刷法によって、粒径が1μm以下のスズ微粒子をポリビニルアルコール中に分散させてなるペーストを塗布して、スズ塗布層を2~3μmの膜厚で第3図に示したように、マトリクス状に形成した。スズ塗布層のパターンは、10μm×10μmの角形とし、ピッチは水平方向に150μm、垂直方向に450μmとし、その数は水平方向に6000個、垂直方向に1000個数、総数6百万個とした。この印刷には3分間を要した。

次にスズ塗布層が形成されたガラス基板を真空

炉の表面がキャリアの走行するチャンネル層となるので、理想的な構造の薄膜トランジスタとすることができる。

またこの発明の製造方法にあつては、印刷法によってシリコン薄膜層2上にスズ塗布層3を一括して形成するものであるので、ガラス基板1が大面積のものであつても、ガラス基板一枚あたりの印刷に要する時間は数分と短くすることができ、スループットを向上させることができる。さらに加熱工程と冷却工程とは、多数枚のガラス基板1を同時に処理することが可能であるので、スループットすなわち生産性をより一層向上させることができる。

特にこの発明の請求項2記載の製造方法にあつては、スズ塗布層3をマトリクス状の微細領域に形成するものであるので、融液層4からのシリコンの結晶の成長に際し、各結晶粒間の接触を少なくすることができ、結晶粒径をマトリクス状の微細領域とはほぼ同じ程度の大きさにまで成長させることが可能となり、スイッチング速度の大幅な向

昇に保たれた電気炉中で加熱した。30分かけて300℃にまで昇温し、300℃で数分間保持した後、さらに30分かけて室温にまで冷却した。この加熱の際に、アモルファスシリコンとスズとが溶融し、マトリクス状に形成されたスズ塗布層の面積が増大し、そのパターンが20μm×20μmと塗布時の約4倍に増大した。なおこの加熱処理は、多数枚のバッチ処理が可能であるので、50枚のガラス基板を一括に処理してスループットの向上を図った。

このようにして形成されたポリシリコン薄膜の結晶構造を調べるために、ポリシリコン薄膜層の表面を希硫酸系水溶液でエッチングした後、微分干渉顕微鏡で観察した。通常しPCVD法によって形成されたポリシリコン薄膜の結晶粒は1μm以下と小さいが、この発明の製造方法で得られたポリシリコン薄膜の結晶粒は大きく、10μm以上となった。すなわち20μm×20μmのマトリクス状のパターン中において結晶粒界の数は数本以下となつていた。またこのポリシリコン薄膜の

組成をほぼ完全に均一にイオンマイクロナライズ（IMS）で調べた。この結果、薄膜表面ではほぼ100%シリコンであり、スズの混入は数ppm以下であった。またガラス基板との各マトリクス間での結晶粒界数のバラツキを調べたところ、約1000個離れたマトリクス間においても2倍以下となり、大面積基板であっても均一な薄膜となっていることが確認できた。

次に、このようにしてマトリクス状に形成された各ポリシリコン薄膜上に、第8図に示したようなコプラナー型の電界効果型薄膜トランジタを作成した。この作成には通常の薄膜トランジタの製造プロセスを用いた。なお第8図中、符号6はソース電極、符号7はドレイン電極、符号8はゲート電極、符号9はゲート絶縁膜をそれぞれ示す。この薄膜トランジタのチャネル長およびチャネル幅は、それぞれ5 $\mu$ mおよび10 $\mu$ mとした。薄膜トランジタのサイズをポリシリコン薄膜層のマトリクスのパターンサイズよりもかなり小さくすることにより、ガラス基板全面にわたって薄膜トラ

大面積の基板を処理することができる。さらに加熱処理は多数枚のガラス基板を同時に処理することができるので、スループットの向上を図ることができ、量産性を高めることもできる。

#### 4. 図面の簡単な説明

第1図ないし第5図は、いずれもこの発明の製造方法の各工程におけるガラス基板を示した要略断面図、第6図はこの発明の製造方法の加熱および冷却工程の温度条件を示すグラフ、第7図はシリコン-スズの二元合金状態図、第8図はこの発明の実施例における電界効果型薄膜トランジタの要略断面図、第9図は液晶ディスプレイの等価回路図である。

- 1…ガラス基板、 2…シリコン薄膜、
- 3…スズ塗布層、 4…融液層、
- 5…ポリシリコン薄膜層。

出願人 株式会社 ジーティノー

ンジタをそれぞれのポリシリコン薄膜層上に形成することができた。

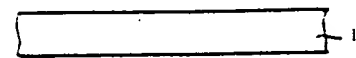
このようにして製造された薄膜トランジタの電流電圧特性からポリシリコン薄膜層のキャリア移動度を求めたところ、約120 cm<sup>2</sup>/Vsと高い値が得られた。この値はレーザアニール法による薄膜と同等以上の高いものである。この結果、第9図に示したような等価回路において薄膜トランジタ総数6百万個という大表示容量の高画質液晶ディスプレイを実現することができた。

#### 〔発明の効果〕

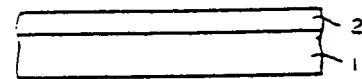
以上説明したように、この発明の半導体薄膜の製造方法によれば、シリコン-スズ合金の融液からシリコン結晶を成長させるものであるため、結晶粒界が大きく、結晶性の良好なポリシリコン薄膜を形成することができる。よって、大面積液晶ディスプレイを駆動するに十分なキャリア移動度を有する半導体薄膜が得られる。

またこの発明の製造方法によれば、印刷法により一括して形成するものであるため、短時間にて

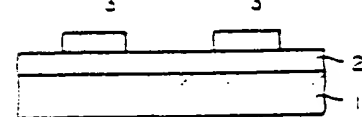
第1図



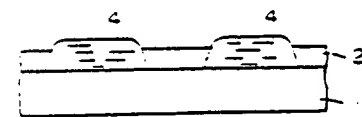
第2図



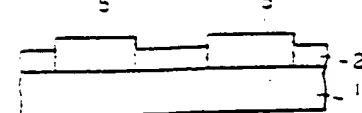
第3図



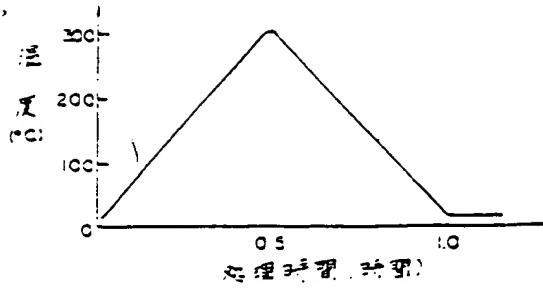
第4図



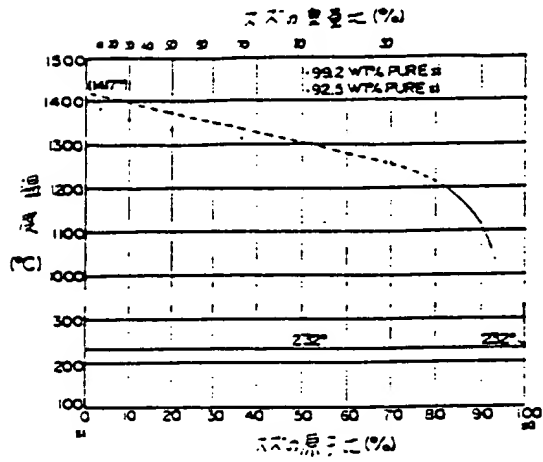
第5図



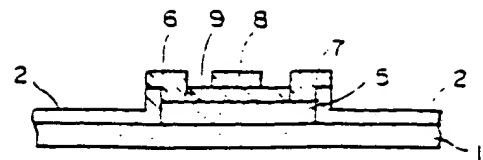
第 6 図



第 7 図



第 8 図



第 9 図

